

Министерство образования и науки Российской Федерации
Федеральное агентство по образованию
Ярославский государственный университет им. П. Г. Демидова

С. А. Кривелевич

ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ ФУНКЦИОНАЛЬНЫХ УЗЛОВ В МИКРО- И НАНОЭЛЕКТРОНИКЕ

Учебное пособие

*Рекомендовано
Научно-методическим советом университета для студентов,
обучающихся по специальности Микроэлектроника
и полупроводниковые приборы*

Ярославль 2009

УДК 621.382.001
ББК 3 844.1я73
К 82

*Рекомендовано
Редакционно-издательским советом университета
в качестве учебного издания. План 2009 года*

Рецензенты:

Ярославский филиал Физико-технологического института РАН;
В. И. Бачурин, д-р физ.-мат. наук, профессор.

Кривелевич, С. А. Проектирование цифровых функциональных узлов в микро- и нанoeлектронике: учебное пособие / С. А. Кривелевич; Яросл. гос. ун-т им. П. Г. Демидова. – Ярославль : ЯрГУ, 2009. – 101 с.
ISBN 978-5-8397-0675-0

В настоящем учебном пособии изложены основы проектирования цифровых функциональных узлов, широко используемых в современных БИС и СБИС. Рассмотрены вопросы разработки и функционирования узлов комбинационного и последовательностного типов.

Описаны основные характеристики и режимы работы МДП-транзисторов, принципы построения БИС и методы проектирования их топологии.

Пособие предназначено для студентов, обучающихся по специальности 010803 Микроэлектроника и полупроводниковые приборы (дисциплины «Проектирование и конструирование ИМС» «Микросхемотехника», блок СД), очной формы обучения.

Библиогр.: 21 назв.

УДК 621.382.001
ББК 3 844.1я73

ISBN 978-5-8397-0675-0

© Ярославский государственный
университет им. П. Г. Демидова,
2009

Предисловие

Микроэлектроника является одной из наиболее быстро развивающихся областей науки и техники. Непрерывно улучшаются технические характеристики и расширяются функциональные возможности устройств и изделий микроэлектроники. Совершенствование технологической базы, расширение возможностей вычислительной техники и проведение фундаментальных исследований позволили начать переход от интегральных схем с базовым размером основного компонента, составляющим несколько микрометров, к большим (БИС) и сверхбольшим интегральным схемам (СБИС), базовый размер компонентов в которых измеряется десятками нанометров. Поэтому можно сказать, что в настоящее время осуществляется переход от микро- к наноэлектронике.

Этот процесс требует от разработчиков изделий микроэлектроники хороших знаний физических, конструктивно-технологических и схемотехнических аспектов создания интегральных полупроводниковых устройств. В настоящем учебном пособии рассмотрены некоторые вопросы проектирования узлов современных цифровых БИС. В силу ограниченного объема пособия автор не имел возможности достаточно полно осветить различные стороны процесса создания современных интегральных схем. Однако он надеется, что приведенный список литературы поможет читателю более детально познакомиться с основами микроэлектроники, особенностями проектирования современных БИС, а также некоторыми проблемами, стоящими в настоящее время перед разработчиками вычислительных устройств и радиоэлектронной аппаратуры.

Основой данного пособия послужили специальные курсы «Проектирование и конструирование ИМС» и «Микросхемотехника», читаемые студентам, обучающимся на кафедре микроэлектроники Ярославского государственного университета им. П. Г. Демидова.

Поскольку наиболее быстро в настоящее время развиваются процессы создания микросхем, основанных на структурах металл – диэлектрик – полупроводник, им уделено основное внимание. В первой главе рассматриваются принципы создания

МДП-элементов и ИС на их основе. Во второй главе описаны принципы функционального и схемотехнического проектирования базовых логических элементов современных ИС. В третьей и четвертой главах описываются функциональные узлы комбинационного и последовательностного типов, лежащие в основе цифровых интегральных схем.

Современные интегральные схемы являются сложными устройствами, поэтому используются различные уровни их описания. Описание на уровне кристалла – наиболее детальный уровень, на котором представлены все физические и топологические структуры, присутствующие в интегральной схеме. Следующий уровень – электрическая схема в виде соединения отдельных компонентов. Следующий, более общий уровень, – структурная схема, представляющая собой в цифровых схемах соединение отдельных логических элементов и триггеров. Эти элементы выполняют элементарные логические (И-НЕ, ИЛИ-НЕ и др.) операции, с помощью которых можно реализовать любую цифровую функцию. Они имеют относительно простую электрическую схему, содержащую обычно не более 10–20 компонентов. Еще более высокий уровень используется для представления сложнофункциональных БИС и СБИС: арифметико-логических устройств, микросхем памяти, микропроцессоров и микроконтроллеров и т. д. Их структура представляется в виде функциональных узлов и блоков. Такое представление называется функциональной схемой. Структура входящих в ее состав функциональных узлов и блоков может состоять из десятков и сотен простейших логических элементов.

Важнейшей задачей, решаемой при проектировании интегральных микросхем, является разработка новых сложнофункциональных устройств, а также их узлов и блоков. Исходное техническое задание на проектирование микросхемы должно содержать описание функций, которые она должна выполнять, и требования к ее основным параметрам (мощность, быстродействие и др.). Процесс разработки можно представить как последовательное преобразование исходного описания микросхемы во все более детальные формы ее представления: функциональную, структурную, электрические схемы и т. д. Конечным результа-

том проектирования является описание микросхемы, используя которое можно изготовить ее образец. Такой формой представления служат чертежи шаблонов и комплект конструкторской документации.

Таким образом, разработка микросхемы представляет собой процесс нисходящего проектирования от общего описания к детальному представлению. При проектировании микросхем используются библиотеки, включающие различные варианты схем логических элементов, поэтому на первом этапе производится выбор элементной базы.

Стадия структурного проектирования состоит из структурного синтеза, в ходе которого на той или иной элементной базе создается структурная схема, и структурного анализа, или верификации, в процессе которой проверяется правильность функционирования синтезированной структуры. Обычно на этой стадии создается несколько структурных вариантов. Для них производится схемное проектирование, в результате создается электрическая схема устройства. Эта стадия проектирования также состоит из схемного синтеза и электрического анализа. По результатам анализа выбирается проект, наилучшим образом соответствующий требованиям технического задания.

В случае необходимости проводится конструкторско-технологическое проектирование технологии изготовления микросхемы. На основе технологии разрабатываются физические структуры и электронные компоненты устройства.

Процесс разработки сложнофункциональных СБИС в целом повторяет описанную процедуру, но его реализация возможна только с помощью методов машинного проектирования. При этом следует отметить, что в настоящее время схемы принято делить на заказные и полузаказные. При разработке заказных схем проектируются новые варианты логических элементов, структур, функциональных блоков и топологии микросхемы. Полузаказные схемы обычно проектируются на основе разработанных элементов, включаемых в состав базовых матричных кристаллов (БМК) или программируемых логических матриц (ПЛМ).