

УДК 621.382 (075.8)  
ББК 32.844  
Г52

Издание доступно в электронном виде на портале *ebooks.bmstu.ru*  
по адресу: <http://ebooks.bmstu.ru/catalog/173/book93.html>

Факультет «Специальное машиностроение»

Кафедра «Автономные информационные и управляющие системы»

*Рекомендовано Научно-методическим советом МГТУ им. Н.Э. Баумана  
в качестве учебного пособия по дисциплине «Технология и схемотехника  
средств управления в технических системах»*

Рецензенты:

д-р техн. наук, доцент *Р.Н. Акиншин*,  
канд. техн. наук, доцент *В.В. Вельтищев*

**Глазков В. В.**

Г52 Программируемые логические интегральные схемы фир-  
мы Altera : учеб. пособие по дисциплине «Технология и схемотехника средств управления в технических системах» /  
В. В. Глазков. — М. : Изд-во МГТУ им. Н. Э. Баумана, 2014. —  
133, [3] с. : ил.

ISBN 978-5-7038-3839-6

Рассмотрены особенности программируемых логических интегральных схем фирмы Altera, основы языка описания аппаратуры VHDL, использование пакета проектирования Aldec-HDL. Приведены примеры описания цифровых устройств на языке VHDL и их функциональная верификация.

Для студентов, обучающихся по специальности «Управление в технических системах».

УДК 621.382 (075.8)  
ББК 32.844

© МГТУ им. Н.Э. Баумана, 2014  
© Оформление. Издательство  
МГТУ им. Н.Э. Баумана, 2014

ISBN 978-5-7038-3839-6

## ОГЛАВЛЕНИЕ

Список сокращений .....	4
Введение .....	5
Глава 1. Обзор программируемых логических интегральных схем фирмы Altera .....	8
1.1. Обзор CPLD семейства MAX3000A .....	8
1.2. Архитектура семейства MAX3000A .....	9
1.3. Обзор FPGA семейства Cyclone II .....	18
1.4. Архитектура семейства Cyclone II .....	18
Глава 2. Основы языка VHDL .....	29
2.1. Исторический экскурс .....	29
2.2. Интерфейс и архитектура объекта .....	30
2.3. Библиотеки и пакеты .....	32
2.4. Идентификаторы в языке VHDL .....	33
2.5. Объекты языка VHDL .....	34
2.6. Типы данных .....	38
2.7. Атрибуты .....	40
2.8. Операции языка VHDL .....	41
2.9. Последовательные операторы .....	43
2.10. Параллельные операторы .....	48
2.11. Структурное и поведенческое описание цифровой системы .....	52
2.12. Особенности моделирования описаний и синтеза схем по описаниям на языке VHDL .....	56
Глава 3. Использование пакета Active-HDL для создания описаний устройств на языке VHDL и моделирования их работы .....	60
3.1. Знакомство с пакетом Active-HDL .....	60
3.2. Задание внешних воздействий с помощью стимуляторов .....	80
3.3. Альтернативные способы задания внешних воздействий .....	90
3.4. Инструменты, повышающие эффективность создания HDL-моделей .....	94
Глава 4. Примеры VHDL-проектов цифровых устройств .....	103
4.1. Комбинационные схемы .....	103
4.2. Элементы с памятью .....	119
Литература .....	135