

УДК 004.312(075.8)

ББК 32.973 я73

П967

Печатается по решению кафедры вычислительной техники Института компьютерных технологий и информационной безопасности Южного федерального университета (протокол № 6 от 23 января 2020 г.)

Рецензенты:

зам. директора ИРТСУ ИТА ЮФУ по научной работе,

доцент кафедры ВС ИРТСУ ИТА ЮФУ *С. И. Клевцов*

директор ОП «Д-Линк Трейд» в г. Таганроге *С. В. Кондратенко*

Пьявченко, А. О.

П967 Архитектура, основы программирования и применения AVR-микроконтроллеров и ARM-микросистем. Часть 2 : учебное пособие / А. О. Пьявченко ; Южный федеральный университет. – Ростов-на-Дону ; Таганрог : Издательство Южного федерального университета, 2020. – 246 с.

ISBN 978-5-9275-3429-6

Часть 2. – 246 с.

ISBN 978-5-9275-3743-3 (Ч. 2)

Учебное пособие содержит материалы по основам функциональной организации архитектуры, программирования и применения RISC-микроконтроллеров различной архитектуры, начиная с MegaAVR и заканчивая ARM-микроконтроллерными системами с жесткой архитектурой, имеющими отечественные функциональные аналоги. Пособие состоит из нескольких логически завершенных и связанных между собою частей.

Во второй части пособия изложены вопросы построения, программного управления и применения цифровых и аналоговых интерфейсов AVR-микроконтроллеров с использованием таких программных сред, как AVR Studio, Proteus и кафедрального учебно-лабораторного оборудования. Каждая тема завершается списком вопросов для самоконтроля. Имеются практические задания и примеры их выполнения.

Учебное пособие предназначено для студентов специальности 09.05.01 – Применение и эксплуатация автоматизированных систем специального назначения, направлений 09.03.01, 09.04.01 («Информатика и вычислительная техника»), изучающих соответствующие разделы таких дисциплины, как «Техническое обеспечение автоматизированных систем», «Микроконтроллерные системы», «Основы построения и проектирования ARM-микросистем» и ряда других.

УДК 004.312(075.8)

ББК 32.973 я73

ISBN 978-5-9275-3429-6

ISBN 978-5-9275-3743-3 (Ч. 2)

© Южный федеральный университет, 2020

© Пьявченко А. О., 2020

© Оформление. Макет. Издательство

Южного федерального университета, 2020

СОДЕРЖАНИЕ

ВВЕДЕНИЕ.....	6
1. ОРГАНИЗАЦИЯ БЛОКА ЦИФРОВОЙ ИНДИКАЦИИ.....	8
1.1. Цифровой сегментный индикатор как основа для построения блока цифровой индикации.....	8
1.2. Схемотехническая организация многоразрядных блоков цифровой индикации.....	22
1.2.1. БЦИ с последовательным интерфейсом.....	22
1.2.2. БЦИ с динамическим управлением.....	37
1.2.3. Реализация динамического управления цифровыми индикаторами с применением микроконтроллера.....	41
Контрольные вопросы к разделу 1.....	56
2. ПРИМЕНЕНИЕ ПОСЛЕДОВАТЕЛЬНОГО ИНТЕРФЕЙСА SPI В МИКРОКОНТРОЛЛЕРНОЙ СИСТЕМЕ.....	58
2.1. Общие сведения.....	58
2.2. Назначение интерфейса и отличительные особенности.....	58
2.3. Схемотехническая организация интерфейса.....	59
2.3.1. Основные схемы соединения ведущего и ведомых устройств.....	59
2.3.2. Программно-доступные регистры интерфейсного блока.....	63
2.4. Особенности программного управления приемом/передачей данных по интерфейсу SPI.....	69
2.5. Примеры применения SPI.....	71
2.5.1. Пример построения БЦИ с использованием интерфейса SPI и регистров 74НС595.....	71
2.5.2. Организация Serial DataFlash памяти и вопросы ее подключения к микроконтроллеру.....	97
Контрольные вопросы к разделу 2.....	123
3. ПОСЛЕДОВАТЕЛЬНЫЙ ИНТЕРФЕЙС UART И ВОПРОСЫ ЕГО ПРИМЕНЕНИЯ.....	126
3.1. Общие сведения.....	126
3.2. Формат посылки.....	129
3.3. Структура модуля, состав и назначение программно-доступных регистров.....	131

3.3.1. Общие сведения.....	131
3.3.2. Структура и описание программно-доступных регистров управления и статуса УСАПП.....	135
3.3.3. Регистры управления скоростью связи – UBRRxL и UBRRxH.....	140
3.4. Основные режимы приема/передачи данных.....	144
3.4.1. Общие сведения.....	144
3.4.2. Режим асинхронной связи.....	147
3.4.3. Режим синхронной связи.....	151
3.5. Инициализация УСАППх.....	152
3.6. Передача данных – передатчик УСАППх.....	154
3.6.1. Общие сведения.....	154
3.6.2. Программное управление передачей посылок данных.....	155
3.6.3. Краткие сведения по флагам и прерываниям передатчика.....	156
3.6.4. Генератор паритета.....	157
3.6.5. Отключение передатчика.....	157
3.7. Прием данных – приемник УСАППх.....	158
3.7.1. Общие сведения.....	158
3.7.2. Программное управление приемом посылок данных.....	158
3.7.3. Флаги ошибок приемника.....	160
3.7.4. Проверка паритета.....	161
3.7.5. Отключение и сброс приемника.....	161
3.8. Многопроцессорный режим связи.....	161
3.8.1. Общие сведения.....	161
3.8.2. Использование МРСМх.....	162
3.9. Примеры программирования УСАППх.....	163
3.9.1. Организация обмена данными в режиме UART без поддержки прерывания.....	163
3.9.2. Организация приема и передачи данных с применением обработчиков прерываний.....	172
Контрольные вопросы к разделу 3.....	188
4. АНАЛОГОВЫЕ ИНТЕРФЕЙСЫ МИКРОКОНТРОЛЛЕРА.....	192
4.1. Общие сведения.....	192
4.1.1. Основные понятия и определения.....	192
4.1.2. Характеристики АЦП.....	193

Содержание

4.2. АЦП в составе AVR-микроконтроллеров.....	201
4.2.1. Общие сведения.....	201
4.2.2. Описание состава и характеристик АЦП.....	203
4.3. Программирование АЦП из состава микроконтроллера и примеры применения.....	204
4.3.1. Последовательность настройки и программно-доступные регистры аналого-цифрового преобразователя.....	204
4.3.2. Входные источники аналогового сигнала.....	210
4.3.3. Примеры применения.....	213
4.3.4. Уменьшение влияния помех на работу АЦП за счет перевода ЦПУ в спящий режим.....	231
4.4. Аналоговый компаратор в составе AVR-микроконтроллера: структура, принцип действия, программирование и применение.....	234
4.4.1. Структура и назначение компаратора.....	234
4.4.2. Состав и краткое описание регистров МК.....	235
4.4.3. Фрагмент программы управления работой блока аналогового компаратора микроконтроллера ATmega128 (бесконечный цикл).....	238
Контрольные вопросы к разделу 4.....	240
ЗАКЛЮЧЕНИЕ.....	241
СПИСОК ЛИТЕРАТУРЫ.....	242