

ФЕДЕРАЛЬНОЕ АГЕНТСТВО ПО ОБРАЗОВАНИЮ
ГОСУДАРСТВЕННОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ
«САМАРСКИЙ ГОСУДАРСТВЕННЫЙ АЭРОКОСМИЧЕСКИЙ
УНИВЕРСИТЕТ имени академика С.П.КОРОЛЁВА»

А.Н. МУРАВЬЕВ

РАЗРАБОТКА ЦИФРОВЫХ СХЕМ НА БАЗЕ ПРОГРАММИРУЕМОЙ ЛОГИКИ

*Утверждено Редакционно-издательским советом университета
в качестве учебного пособия*

САМАРА
Издательство СГАУ
2010

УДК СГАУ: 621.381
ББК 32.97
М 73

Рецензенты: канд. техн. наук В. А. Г л а з у н о в
канд. техн. наук В. Т. К о л е с н и к о в

Муравьев А.Н.
М 73 **РАЗРАБОТКА ЦИФРОВЫХ СХЕМ НА БАЗЕ ПРОГРАММИРУЕМОЙ ЛОГИКИ:** учеб. пособие / *А.Н. Муравьев.* – Самара: Изд-во Самар. гос. аэрокосм. ун-та, 2010. – 68 с.

ISBN 978-5-7883-0734-3

Подробно изложен процесс разработки цифрового устройства на базе ПЛМ в пакете САПР ALTERA MAX PLUS. Представлены характеристики современных микросхем ПЛМ, их структурные схемы и области применения. Приведены способы описания проектов цифровых устройств на языке высокого уровня.

Учебное пособие рекомендуется для студентов, изучающих дисциплину «Системы автоматизированного проектирования радиоэлектронной аппаратуры» по специальности «Биотехнические и медицинские аппараты и системы» - 200401 и студентов, изучающих дисциплину «Прикладная информатика» по специальности «Радиотехника» - 210302.

УДК СГАУ: 621.381
ББК 32.97

ISBN 978-5-7883-0734-3

© Самарский государственный
аэрокосмический университет, 2010

ОГЛАВЛЕНИЕ

Введение.....	4
1. Программируемые логические микросхемы	6
1.1. Пакеты САПР для разработки схем с программируемой логикой ...	14
2. Способы иерархического задания проекта	20
3. Пример разработки ПЛИС	26
3.1. Схема формирователя сигнала кода Баркера	26
3.2. Ввод проекта в графическом редакторе	27
3.3. Функциональное моделирование	29
3.4. Верификация	30
3.5. Ввод схемы в текстовом редакторе	35
3.6. Формирование полной схемы	37
3.7. Временное моделирование и оценка результатов	40
4. Использование языка VHDL	44
4.1. Основные понятия языка VHDL	47
4.2. Особенности реализации VHDL в пакетах САПР	49
4.3. Типы данных	53
4.4. Комбинационная логика	55
4.5. Мультиплексоры и селекторы	57
5. Язык описания аппаратуры AHDL	59
5.1. Комбинационная логика	60
5.2. Последовательностная логика в AHDL	61
Заключение	64
Вопросы для самоконтроля	65
Список литературы	67